

Gefördert durch:



Bundesministerium
für Wirtschaft
und Energie



Diese Maßnahme wird mitfinanziert
mit Steuermitteln auf Grundlage des
vom Sächsischen Landtag
beschlossenen Haushaltes.

aufgrund eines Beschlusses
des Deutschen Bundestages

Durch das BMWi geförderte Projekte:

„Diese Maßnahme wird mitfinanziert mit Steuermitteln auf Grundlage des vom Sächsischen Landtag beschlossenen Haushaltes.“

Projekt	Laufzeit	Inhalt
IPCEI Weiterentwicklung und Industrialisierung der innovativen FDSOI-Technologie - WIN-FDSOI -	16.01.17-31.12.21	Mikroelektronik ist systemrelevant. Fast jede Innovation in Produkte und Dienstleistungen basiert auf Funktionalitäten, die die Mikroelektronik erst ermöglicht. Dabei werden Anwendungen immer stärker miteinander vernetzt, um Vorgänge (sei es Produktion, Transaktion, Administration, Kommunikation, etc.) zu verbessern, zu beschleunigen, zu individualisieren und zu vergünstigen. Das Verständnis für die Systemrelevanz und die Auswirkungen der Mikroelektronik auf alle digital-transformierten Wirtschaftszweige hat in den letzten Jahren in dem Maße zugenommen, wie die (deutsche) Industrie zunehmend nach leistungsfähiger Mikroelektronik für die nächste Stufe der Industrieautomatisierung (Industrie 4.0), für das selbstfahrende Auto und für die Energiewende verlangt, um nur einige Themenfelder zu nennen. Auf den kommenden IoT Märkten wird die Abhängigkeit von Mikroelektronik für jeglichen Markterfolg noch einmal deutlich zunehmen. Das Thema Sicherheit (Datensicherheit und -schutz) tritt immer mehr in den Vordergrund. Nur wer solche Systeme sicher beherrscht, ist im 21. Jahrhundert angekommen. Für diese neuen Märkte mit neuen Produkten soll der Entwicklungs- und Fertigungsstandort von GLOBALFOUNDRIES in Dresden mit der neuen 22FDX-Technologie zukunftssicher ausgebaut werden. Dies soll in enger Abstimmung mit deutschen und europäischen Partnern im Rahmen eines IPCEI erfolgen. Die nötige F&E&I erfolgt dabei in enger Kooperation mit den führenden Forschungsinstituten (RTO's -, wie Fraunhofer, Leti und IMEC). Schon jetzt arbeitet GlobalFoundries Dresden in einer Reihe von Schlüssel-Projekten mit diesen drei großen RTO's. Im Mittelpunkt der F&E&I und FID - Aktivitäten im Rahmen des IPCEI stehen vor allem diese Felder: 1) Neue Designmethoden für FDSOI / Entwicklung einer Design-Umgebung für FDSOI / IP-Entwicklung in FDSOI 2) Entwicklung zusätzlicher Funktionalitäten der 22FDSOI-Basisplattform als More than Moore (RF, NVM, Analog/Mixed Signal) 3) Erste Industrialisierung 22FDX Dazu entwickelt GlobalFoundries in IPCEI-WinFDSOI 15 Varianten der 22FDX-Technologie und industrialisiert diese Varianten wie auch die Basistechnologie für die spätere Fertigung und Anwendung in zahlreichen Consumer und automotive-Anwendungen. Auf der industriellen Seite ist der Ausbau von bestehenden Kooperationen im Rahmen von gemeinsamen Projekten geplant. Das sorgt für eine starke Verzahnung der zwangsläufig unterschiedlichen inhaltlichen Ausrichtungen der Investitionsprojekte.



Europäische Union

Europa fördert Sachsen.

EFRE

Europäischer Fonds für regionale Entwicklung



Durch die Europäische Union und die SAB geförderte F&E Projekte:

Projekt	Laufzeit	Inhalt
PHÖNIX „Phänomene und Technologien neuer höchst- energie-effizienter nichtflüchtiger Speicher basierend auf high-k-Metal Gate-Konzepten mit flexiblen Anwendungsmöglichkeiten“	01.05.16-31.12.19	Seit vielen Jahren ist die Halbleiterindustrie in der Lage die Transistoren der integrierten Schaltungen immer weiter, dem „Moore’schen“ Gesetz entsprechend, zu verkleinern, um immer mehr Funktionalität in einem integrierten Schaltkreis zu vereinen. Die ständige Verkleinerung der Strukturen stieß jedoch an eine Limitierung, dem zulässigen Leckstrom im Transistor. Um dem entgegenzuwirken, kam es zu einem Paradigmenwechsel in der Nutzung des Isolationsdielektrikums im Gate der Transistoren, es mussten hochpermeable Materialien mit größeren Schichtdicken eingesetzt werden. Dieser Übergang zu HKMG-Technologien ist für reine Logikanwendungen bereits erfolgt. Mit PHÖNIX wird nun auch der Paradigmenwechsel für NVM-Technologien angestrebt. Für Anwendungen des Internet of Things (IoT) werden Chips benötigt, welche die Funktionalität eines Computers in einem Chip erledigen, dem sogenannten System on Chips „SoCs“. Das Speicherelement eines SoCs ist ein nichtflüchtiger Speicher oder NVM. Bereits heute werden diese SoCs in Smart Cards, die jeder in Form einer Bank- oder Kreditkarte oder einem elektronischem Ausweis in seinem Portemonnaie trägt, oder im Auto in den Fensterhebern, dem Antiblockier-System (ABS) oder der Motorsteuerung eingesetzt. Für zukünftige IoT-Anwendungen werden NVM-Speicher mit besonders geringem Leistungsverbrauch benötigt, diese sollen mit dem FeFET-Prinzip realisiert werden. Andere Anwendungen mit äußerst hohen Zuverlässigkeitsanforderungen werden in Automobilen benötigt. Für dieses Einsatzgebiet wird die Flash-Zelle in HKMG realisiert.

USeP "Universelle Sensor Plattform - a Unique Selling Point" Forschung und Entwicklung für Feld-programmierbare IoT Chips (FPIC) und Projektierung von Funktionsblöcken für dedizierte Anwenderklassen	15.08.17-31.03.21	Seit vielen Jahren ist die Halbleiterindustrie in der Lage die Transistoren der integrierten Schaltungen immer weiter, dem „Moore’schen Gesetz“ entsprechend, zu verkleinern, um immer mehr Funktionalitäten in einem integrierten Schaltkreis zu vereinen. Inzwischen sind die Technologien so komplex geworden, dass es sich nur noch große Firmen leisten können, in diesen Technologien Schaltungen zu entwickeln, zu designen, einen Produktmaskensatz zu finanzieren und bei einer Foundry fertigen zu lassen. Die neue FDSOI-Technologie (Fully depleted Silicon on Insulator) vereint alle nötigen Eigenschaften, die viele Anwendungen im riesigen Feld der Internet of Things (IoT) brauchen. Viele KMUs könnten ihre Nische mit ihren Produktideen finden, viele könnten aber auch mit ihren Ideen auf riesiges Interesse stoßen und damit enorm wachsen. Das geht aber nur, wenn die Eintrittshürden dieser Firmen in die Hochtechnologien so weit wie möglich gesenkt werden. Das ist Gegenstand dieses Vorhabens. Zusammen mit den Fraunhofer Leistungszentrum soll versucht werden eine universelle Sensorplattform bereitzustellen, die eine große Zahl solcher Produkte abdecken kann. Dabei wird ebenso sehr auf hohe Sicherheitsanforderung an den Schutz vor Hackern als auch die flexible Anpassung der Plattform an die entsprechende Anwendung geachtet. Die Sensorplattform wird dabei Sensordaten auswerten und komprimieren, aber auch die Essenz dieser Daten über geeignete drahtlose Verbindung übertragen können. Die Diversifizierung kann im übrigen über die Anwendungssoftware gestaltet werden.
MOMENTUM Entwicklung eines neuen 22FDX Halbleiter-Technologie-Knotens zum Industrie-Benchmark für den Kennwert „PPA“-Performance/Energieverbrauch/Flächenbedarf	01.11.18-31.10.21	Die neue FDSOI-Technologie (Fully depleted Silicon on Insulator) vermag eine weitere Verringerung entsprechend dem „Moore’schen Gesetz“ Gesetz zu erreichen. Darüber hinaus hat diese Technologie einen gravierenden Vorteil gegenüber Bulk- und FinFET-Technologien: Die Leckströme sind erheblich kleiner und machen damit die Anwendungen für hochfrequente Anwendungen und solche im IoT möglich. In MOMENTUM sollen neue Methoden zur Verringerung der Variabilitäten erarbeitet werden. Dabei wird die Herausforderung von zwei Seiten angegangen: Von der Technologie und vom Design - Racyics erarbeite eine sogenannt Addpativ Body Biasing Schaltung, die als Regelkreis die Schwankungsbreite der ICs verkleinern hilft. Im Ergebnis des Vorhabens wird eine Technologie-Variante "FDX+" zur Verfügung stehen, die Produkte mit konkurrenzlos geringer Leistungsaufnahme bei vergleichbar hohen Performance Kennwerten ermöglicht.
FD-REX MOL and BEOL Prozessentwicklung zur Road-map Erweiterung für die FD-SOI Technologie am Standort Dresden (Fully Depleted SOI Roadmap EXTension)	01.02.19-31.05.22	Das primäre Ziel des Projektes ist die 22FDX Technologie in Hinblick auf das Middle-of-Line (MOL) und Backend-Of-Line (BEOL) robuster zu machen, weitere Kosteneinsparungskonzepte zu treiben sowie Skalierungskonzepte für die zukünftige FD-SOI Road-Map in Fab1 Dresden für das MOL und BEOL zu erarbeiten. Dabei steht der Kennwert der Leistungsfähigkeit (Performance) pro aufgenommener Leistung (Power) und pro Chip-Fläche (Area) (PPA) im Mittelpunkt.
ARAMID radAR für AutonoMes fahren einsetzbar von jeDermann (ARAMID)	01.10.19-30.09.22	In ARAMID sollen neue günstige und energie-effiziente integrierte Schaltkreise für Radarsensoren rund ums Auto in der 22FDX Technologie erforscht werden, um die Verkehrssicherheit deutlich zu verbessern und in allen Fahrzeugklassen zu ermöglichen. Darüber hinaus bereiten diese Arbeiten teilautonomes und autonomes Fahren vor. Dabei helfen die Fraunhofer-Partner die Zuverlässigkeit der Technologie zu charakterisieren und zu verbessern und Semitec die Variabilität verschiedener wichtiger Einzelprozesse zu verringern. So sollen die Anforderungen der Automobilindustrie an die Technologie erfüllbar werden.
BACKPLANE Deep-submicron CMOS-Prozess-Technologie für Ansteuerung von integrierten Mikrodysplays und Auswerteschaltungen von optischen Sensoren	01.01.20-31.12.21	Ziel des Vorhabens ist die Erforschung der Implementierung von deep-submicron (DSM) CMOS-Prozess-Technologie auf 300mm Wafersubstraten in Mikrodysplay-Backplanes und Auswerteschaltungen für optische Sensoren, z.B. Kameras. Diese werden als Voraussetzung zu Erlangung neuartiger Produkt-Merkmale sowie ökonomischer Effekte gesehen. Das Vorhaben zielt auf die Erforschung von Prinzipien sowie deren technologische Umsetzung für miniaturisierte Mikrodysplay- und Sensor-Pixelzellen basierend auf extrem platzsparenden deep-submicron SRAM-Strukturen sowie anderen Schaltungskomponenten. Entsprechend bieten solche Prozessknoten, die derzeit ausschließlich auf 300mm Substratgröße gefertigt werden, das Potential für zwei grundsätzliche Richtungen der technologischen Forschung: a) Stromsparende Mikrodysplays bzw. Sensorschaltkreise mit extrem hoher Pixeldichte, vor allem für Augmented- und assisted-reality Anwendungen (wie hier via Digades geplant), sowie b) großflächige OLED-Mikrodysplays (≥1" Bildschirmdiagonale), z.B. für extrem hochauflösende virtual-reality Brillen sowie optische Sensoren (z.B. als Kamerachips).

GEFÖRDERT VOM



**Bundesministerium
für Bildung
und Forschung**

Durch das BMBF geförderte Projekte:

Projekt	Laufzeit	Inhalt
smartHeap Verwendung von FDSOI-Technologien für den Ultra Low Power Smart Hearing Aid Processor	01.04.18-30.09.21	Ziel des Projektvorhabens SmartHeap ist es, eine Super-Low Power Design-Methodik für FDSOI zu erproben, die auf „Adaptive Body Bias“ beruht. Die Verifikation dieser Entwurfstechnik erfolgt durch einen Chipentwurf für einen Hörgeräte-Demonstrator. Dieser Hörgeräte-Chip wird neue programmierbare Funktionalitäten beherbergen, die bisher aufgrund der hohen Verlustleistung, die diese Funktionen erfordern, nicht in kleinen Hörgeräten einsetzbar waren. Die neue 22FDX™-Technologie von GlobalFoundries zeichnet sich jedoch durch eine besondere Sparsamkeit bei der Verlustleistung aus, so dass der Einsatz von Signalprozessoren nunmehr möglich wird.
CirroStrato Neuartige rekonfigurierbare Transistoren für den Knowhow-Schutz von Elektronikkomponenten – VE-CirroStrato; Demonstratoren von Logikzellen für Knowhow-Schutzkonzepte auf Basis neuartiger rekonfigurierbarer Transistoren	01.03.21-29.02.24	In CirroStrato werden Konzepte zum Knowhow-Schutz von Elektronikkomponenten basierend auf nanoskaligen rekonfigurierbaren FETs erforscht. Dieser Transistortyp mit dynamisch einstellbarer p- oder n-Leitfähigkeit bietet, dank seiner inhärent polymorphen Funktionalität, eine reversible Programmierbarkeit der digitalen Schaltungsfunktionen. Hersteller können demnach die tatsächliche bzw. gewünschte Funktion im Anschluss an Fertigung und Funktionsprüfung programmieren. RFET-basierte Verschleierungsschaltungen, wie sie in CirroStrato entwickelt und demonstriert werden sollen, stellen damit den Knowhow Schutz effektiv entlang der gesamten Lieferkette sicher. Die frühe Zusammenarbeit mit dem möglichen Anwender NXP, wie auch mit universitären Schaltungsentwicklern und Softwareexperten, stellt für GlobalFoundries einen großen Mehrwert dar, Erkenntnisse aus den das System betreffenden Bereichen frühzeitig in die Technologieentwicklung einfließen zu lassen. NaMLab und GF verbindet zum Thema RFET darüber hinaus eine enge Innovationskooperation.

Durch die EU/ ECSEL/ HORIZON 2020 geförderte Projekte:

<p>Beyond5 (ECSEL) 22FDSOI RF/mmWave Technologie und Bauelemente</p>	<p>01.06.20-31.05.23</p>	<p>In BEYOND5 werden in Nachfolge des Projektes REFERENCE Hochfrequenz-Substrate und Hochfrequenz-Bauelemente erarbeitet. SOITEC entwickelt in direkter Zusammenarbeit mit SILTRONIC für GF ein FDSOI (Fully Depleted Silicon on Insulator) Material weiter, das unter dem vergrabenen Oxid einen höher-ohmschen Basis-Wafer erhält. Diese Widerstandserhöhung soll über die elektrischen Wechselwirkungen zu einer Verbesserung der Linearität, der harmonischen Oberwellen, des "insertion loss", des PAE (power added efficiency) von RF/mmWave Anwendungen sowie des Qualitätsfaktors von passiven Bauelementen führen. Die Wertschöpfungskette umfasst die Substratherstellung und deren Verwendung in der 22FDX RF/mmWave Technologie, um den Partnern die Herstellung von Demonstratoren zu ermöglichen. Dafür konnte ein komplementäres Konsortium gefunden werden, das aus akademischen Partnern, KMUs und großen Unternehmen besteht. Innerhalb dieses Verbundes wird GlobalFoundries im Teilvorhaben "22FDSOI RF/mmWave Technologie und Bauelemente" neue Bauelemente und neuartige für RF/mmWave Anwendungen optimierte Substrate entwickeln und testen.</p>
<p>SiPho-G (HORIZON 2020) Advancing photonics technologies and application driven photonics components and the innovation ecosystem</p>	<p>01.01.21-30.06.24</p>	<p>By developing 100Gbaud Germanium-Silicon (GeSi) Quantum-Confined Stark-Effect (QCSE) modulators and highly sensitive 100Gbaud avalanche photodetectors (APD), SIPHO-G will bring breakthrough optical modulation and photodetection capability to the world of Silicon Photonics. The newly developed compact, waveguide-coupled modulator and detector building blocks will be monolithically integrated in a highyield cutting-edge 300mm Silicon Photonics platform, propelling the bandwidth density, power efficiency, sensitivity and complexity of silicon photonic integrated circuits to the next level. Supported by an elaborate simulation and design enablement framework, SIPHO-G will demonstrate an extensive set of application-driven prototypes across the O-band and C-band. By bringing together the entire Silicon Photonics value chain, SIPHO-G will accelerate the development of next-generation co-packaged optics, long-haul optical communications, as well as emerging PIC applications such as optical neuromorphic computing, with performance levels of 4x-20x beyond current state of the art.</p>